



IMP-3

硬體使用手冊

版本：V.1.1.0

日期：2020.05

<http://www.epcio.com.tw>



目 錄

第 1 章 概論	3
1.1. 功能介紹.....	3
1.2. IMP-3 硬體規格	4
1.3. 連接示意圖及說明.....	5
1.4. 軟體支援.....	6
1.5. 系統功能說明.....	6
1.5.1. 八軸同動/不同動開迴路脈波(位置命令)輸出控制.....	7
1.5.2. 八軸同動/不同動閉迴路電壓(速度命令)輸出控制.....	7
1.5.3. IMP 運動核心介紹	8
1.5.4. 近端數位輸出入.....	12
1.5.5. 遠端數位輸出入.....	12
1.5.6. 類比轉數位轉換器(8 組 ADC)	12
1.5.7. 數位轉類比轉換器(8 組 DAC)	12
第 2 章 規格	13
2.1. 系統規格.....	13
2.2. 運動控制規格.....	15
2.2.1 開迴路脈波(位置命令)輸出控制.....	15
2.2.2 閉迴路電壓(速度命令)輸出控制.....	17
2.3. 編碼器輸入規格.....	18
2.4. 數位轉類比轉換器.....	19
2.5. 近端數位輸出入.....	20
2.6. 遠端數位輸出入.....	21
2.7. 類比轉數位轉換.....	21
2.8. 計時器 (Timer) 及看門狗計時器 (Watchdog Timer)	22
2.9. 重置 (Reset)	22
第 3 章 硬體安裝及使用說明	23
3.1. 系統基本安裝步驟.....	23
3.2. 硬體板面配置.....	24
3.2.1 硬體板面說明.....	24
3.2.2 IMP-3 Jumper 說明與預設值	26
3.3. 板面接頭定義.....	27
3.3.1 接頭定義.....	27
3.4. 接線說明.....	32
3.4.1. 八軸同動/不同動電壓輸出閉迴路控制.....	32
3.4.2. 八軸同動/不同動脈波輸出開迴路控制.....	33



3.4.3. 近端輸出入點配接.....	34
3.4.4. 遠端輸出入(ARIO)配接線.....	36
3.4.5. ADC 配線及說明	37

第 1 章 概論

1.1. 功能介紹

智慧型運動控制平台(Intelligent Motion control Platform, IMP-3)應用工研院機械所開發之智慧型運動控制晶片(Intelligent Motion control Chip, IMC)，運用 DDA(Digital Differential Analyzer)原理經由脈波產生器(Pulse Generator Engine, PGE)(註 1)均勻送出各軸脈波移動量，實現八軸定位及同動/不同動控制。在脈波輸出控制時，亦可藉由編碼器輸入端讀回馬達編碼器值，適用於脈波介面伺服馬達或步進馬達控制。

IMP-3 硬體閉迴路控制採用 PID 與 FF(FeedForward, 註 2)控制法則，輸出-10 V 至 10 V 之電壓訊號驅動速度介面伺服馬達，可應用於多軸精密伺服控制。

在每一軸控制中皆有一組輸入點，包括了機械原點、正方向極限點及負方向極限點，另外尚有 Servo On 輸出點、Position Ready 輸出點及 Emergency Stop 輸入點。

IMP-3 內建[ARM 架構]運算處理器和硬體雙精度浮點數運算單元(Double Precision Floating Point Unit)，並整合了目前普遍使用的 PCIe-Bus 之溝通介面，使用者可利用電腦對 IMP-3 下達運動命令與監控。

在擴充輸出入點部份，可搭配遠端 I/O 子板(Asynchronous Remote Input/Output, IMP-ARIO (Optical))，最大可擴充至 512 點輸入點及 512 點輸出點。

註 1：PGE 請參考 Fig.1-6、Fig.1-7。

註 2：PID 與 FF 控制法請參考 Fig.1-5。

1.2. IMP-3 硬體規格

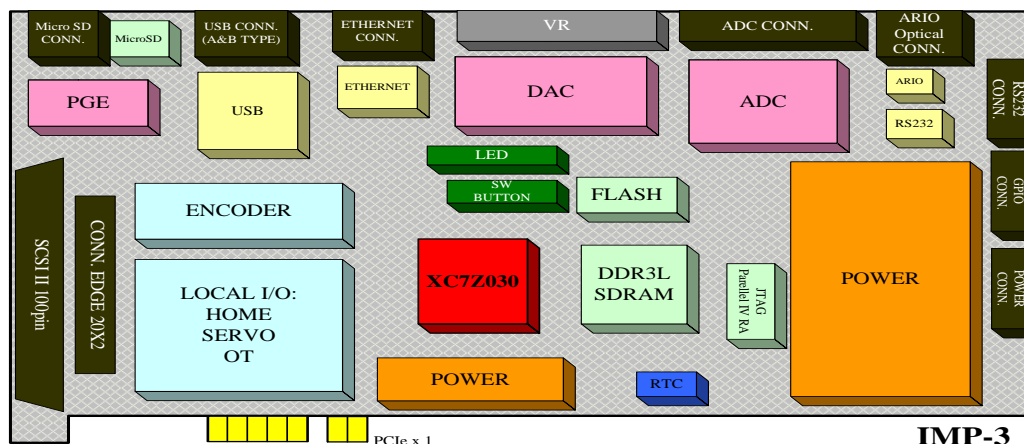


Fig.1-1

Motion		Peripheral	
PGE	32-bit x 8 Channel	CPU	ARM Cortex-A9 Dual Core 32-bit RISC 667 MHz
ADC Interface	14-bit x 8 Channel	PCIE-Bus	32-bit Gen2 (5Gb/s)
DAC Interface	16-bit x 8 Channel	Flash	128 MB
Encoder Interface	32-bit x 8 Channel	SD	Micro SD
Position Control Loop	8 Channel (PID & FeedForward Control)	RS232	1 Set
LIO (on board)	42 Inputs/Outputs	USB	1 Set (USB 2.0)
RIO	512 Inputs/512 Outputs	DDR	1 Gb 533 MHz
Timer	32-bit (10 ns)	Ethernet	1 Set (10/100 Mbps)
Watchdog timer	32-bit (Timer unit)		

Note :

PGE : 脈波產生器

ADC : 類比數位轉換器

DAC : 數位類比轉換器

LIO : 近端輸出入點

RIO : 遠端輸出入點

1.3. 連接示意圖及說明

使用者藉由個人電腦開發、編譯及執行應用程式，應用程式中所有與運動相關之運動控制函式，將透過PCIe Mode (Tight link)與IMP-3溝通，運動控制功能皆由IMP-3運算處理；人機介面及其它應用函式，則由個人電腦負責運算處理。

參考Fig.1-2：使用者可利用PCIe-Bus連接IMP-3，可經由PC下達運動控制命令。IMP-3藉由SCSI II 100-Pin及SCSI II 68-Pin之連接線透過轉接板(IMP-WB-1/2)將運動控制命令送至驅動器與馬達，轉接板也包含近端輸出入點之配線點供使用者使用。此外，IMP-3提供遠端輸出入介面，最多可與32組IMP-ARIO連接並進行遠端輸出入點之控制。

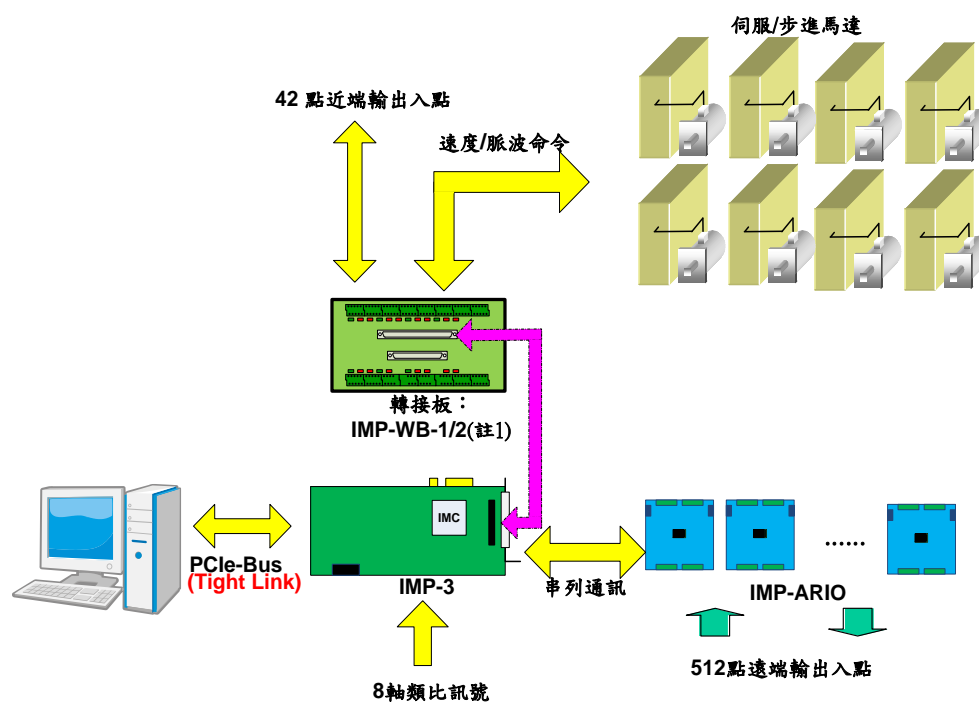


Fig.1-2

註 1：可選用之轉接板

IMP-WB-1：萬用型轉接板。

IMP-WB-2：松下專用型轉接板(松下 Minus A5)，可搭配不同轉接線與各家驅動器使用(三菱 MR-J3、台達 ASDA-A2、安川 Σ -V)。

1.4. 軟體支援

使用者可使用 Visual C++ / Basic / C# 進行應用程式之開發。

IMP-3 提供使用者 IDDL 與 MCCL 各類函式，簡單說明如下：

- IDDL (IMC Device Driver Library) --- IMP Series 驅動函式庫

共有超過 120 個函式可供使用者呼叫，詳情請參閱“IMP Series 驅動函式庫使用手冊”及“IMP Series 驅動函式庫參考手冊”。

- MCCL (Motion Control Command Library) --- IMP Series 運動控制函式庫

提供 2D 及 3D 點對點、直線、圓弧、螺旋等運動控制功能，並提供使用者設定機構及運動等參數，共有約 250 個函式可供呼叫，詳情請參閱“IMP Series 運動控制函式庫使用手冊”及“IMP Series 運動控制函式庫參考手冊”。

1.5. 系統功能說明

IMP-3 功能示意圖

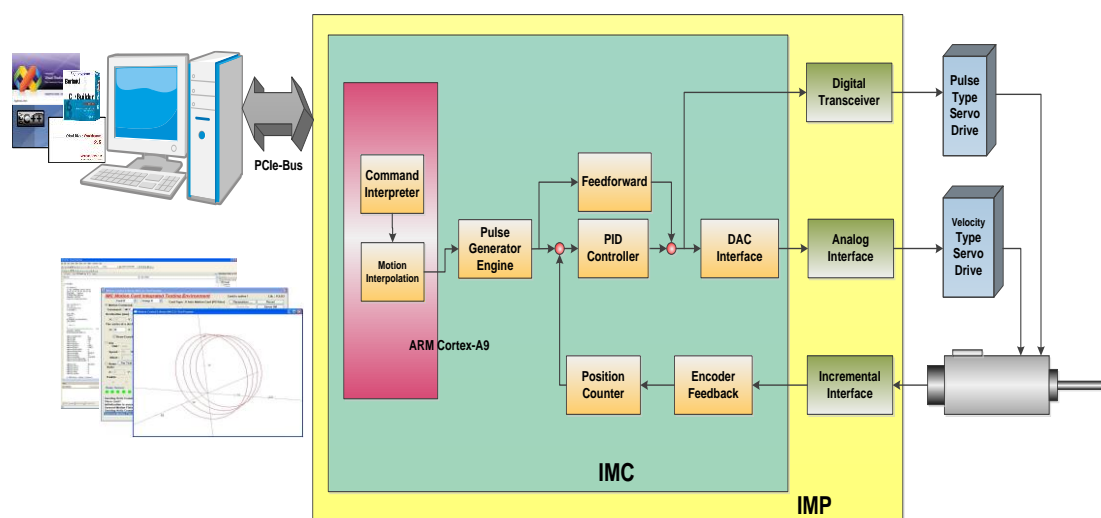


Fig.1-3

IMP-3 主要功能方塊圖如下所示，提供八軸同動/不同動開迴路脈波(位置命令)輸出控制、八軸同動/不同動閉迴路電壓(速度命令)輸出控制、近端輸出入點、遠端輸出入點、類比轉數位轉換器、數位轉類比轉換器等，以下章節分別討論。

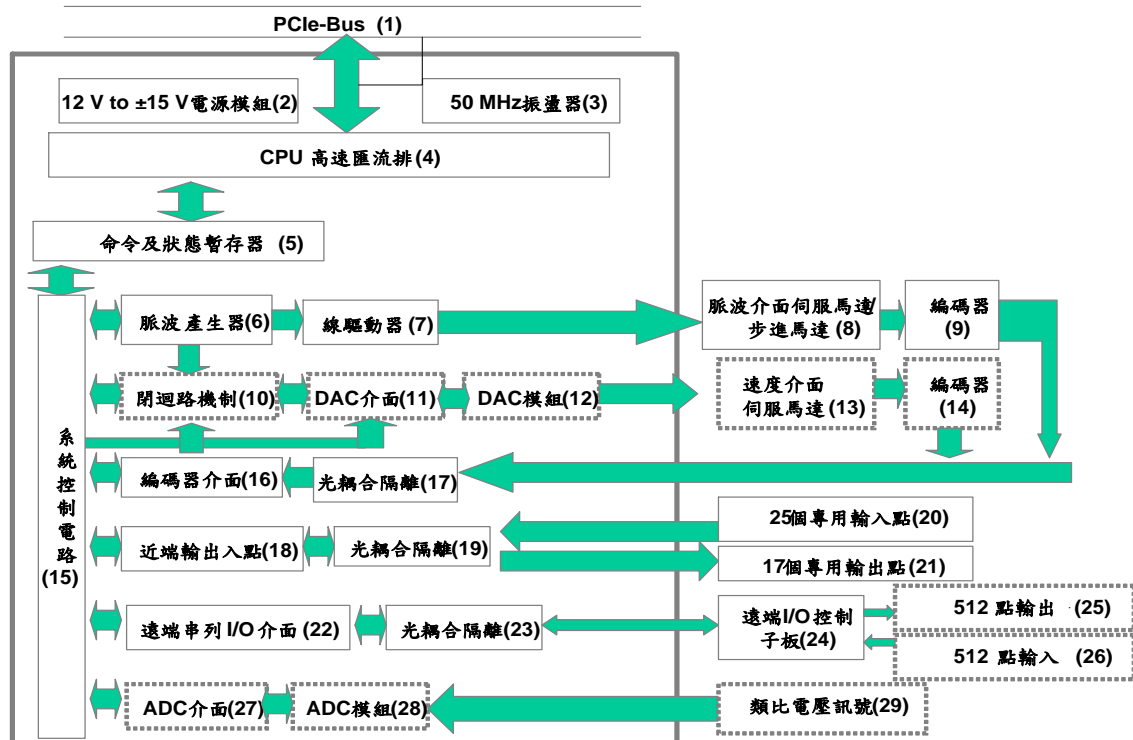


Fig.1-4

1.5.1. 八軸同動/不同動開迴路脈波(位置命令)輸出控制

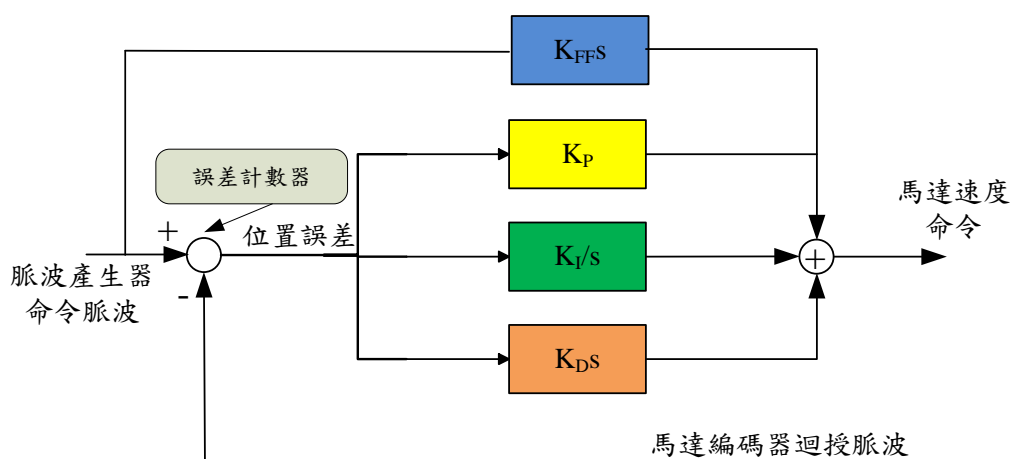
參考 IMP-3 功能方塊圖 Fig.1-4，當 IMP-3 接收到由使用者下達的運動控制指令後，此運動控制指令經由 **PCIe-Bus(1)** 傳送到 IMP-3 內部之 **CPU 高速匯流排(4)**，再傳送到內部的 **命令及狀態暫存器(5)** 及 **系統控制電路(15)**，最後驅動內部之 **脈波產生器(6)** 均勻送出脈波(位置命令)(可選擇為 A/B Phase、CW/CCW、Pulse/Dir 等三種格式)，脈波再經由 **線驅動器(7)** (MC3487) 以差動訊號型式送至外界馬達驅動器以驅動 **脈波介面伺服馬達/步進馬達(8)**，馬達 **編碼器(9)** 訊號亦可經由 **光耦合隔離(17)** 進入 **編碼器介面(16)**，再經由 **系統控制電路(15)** 存放至 **命令及狀態暫存器(5)**，供使用者的運動控制指令讀取。

1.5.2. 八軸同動/不同動閉迴路電壓(速度命令)輸出控制

參考 IMP-3 功能方塊圖 Fig.1-4，當 IMP-3 接收到由使用者下達的運動控制指令後，此運動控制指令經由 **PCIe-Bus(1)** 傳送到 IMP-3 內部之 **CPU 高速匯流排(4)**，再傳送到 **命令及狀態暫存器(5)** 及 **系統控制電路(15)**，最後驅動內部之 **脈波產生器(6)** 均勻送出脈波(位置命令)，脈波再送至 **閉迴路機制(10)**，於此同時馬達 **編碼器(14)** 回授之訊號(Differential Drive 型式)由連接線進入 IMP-3，經由 **光耦合隔離(17)** 接收及訊號隔離，進入 **編碼器介面(16)** 進行訊號處理(含濾波)，再送入 **閉迴路機制(10)** 進行計算。**閉迴路機制(10)** 於是根據脈波產生器送來的脈波數量及由編碼器回授之脈波

數量進行 PID 和 FF 法則回授控制運算(註 1)，並將處理之結果經由 **DAC 介面(11)** (D/A→數位轉類比)驅動 **DAC 模組(12)** (含 AD1866R 及 TL074 放大級)產生 -10 V 至 +10 V 之電壓輸出訊號(速度命令)，最後經由轉接板將速度命令送至**速度介面伺服馬達(13)** (註 2)。

註 1：閉迴路控制為 PID 與 FF 控制法請參考 Fig.1-5。



- 位置誤差(即Error Signal)將會紀錄在誤差計數器內，其定義 = 脈波產生器命令脈波 - 馬達編碼器回授脈波

Fig.1-5

註 2：速度介面伺服馬達：馬達驅動器之介面為速度命令輸入格式(以電壓表示速度命令)，一般規格為電壓輸入範圍為 -10 V ~ +10 V，表馬達轉速從反轉最高速至正轉最高速，其轉速隨輸入電壓作線性對應。

1.5.3. IMP 運動核心介紹

(一)開迴路與閉迴路控制機制

1. IMP-3 內部有八組運動控制核心機制，每組可選擇為下列二種輸出控制模式之一：

- 閉迴路電壓(速度命令)輸出控制。
- 開迴路脈波(位置命令)輸出控制。

使用者可規劃使用 M 組閉迴路控制及 N 組開迴路控制，但須滿足 $M+N \leq 8$ 。

2. 在 IMP-3 上對應每組控制核心之硬體資源如下：

— 1 組閉迴路控制核心[閉迴路控制核心 = 脈波產生器(6) + 閉迴路機制(10)]。

— 1 組開迴路控制核心[開迴路控制核心 = 脈波產生器(6) + 線驅動器(7)]。

— 1 組 DAC = DAC 介面(11) + DAC 模組(12)。

— 1 組編碼器介面 = 編碼器介面(16) + 光耦合隔離(17)。

3. 當使用某組控制核心規劃為開迴路脈波(位置命令)輸出控制時,IMP-3 會使用控制核心中之**脈波產生器(6)**及一組**線驅動器(7)**,此時該組控制核心所對應之 DAC 及編碼器介面可空出來單獨使用;若規劃為閉迴路電壓(速度命令)輸出控制時,則 IMP-3 會使用控制核心中之**脈波產生器(6)**,**閉迴路機制(10)**,一組 DAC 輸出及一組編碼器介面,但此時該組控制核心所對應之**線驅動器(7)**不作動。

4. 範例

某人在 IMP-3 規劃 6 組閉迴路及 2 組開迴路控制,在 IMP-3 上之硬體資源分配如下:

➔6 組閉迴路控制:需要 6 組閉迴路控制核心,6 組 DAC 及 6 組編碼器介面

2 組開迴路控制:需要 2 組開迴路控制核心(含 2 組**線驅動器(7)**)。

因此:

8 組閉迴路控制核心 — 使用 6 組。

8 組**線驅動器(7)** — 佔用 2 組,6 組無法使用(因用了 6 組閉迴路控制之故)。

8 組 DAC — 佔用 6 組,剩餘 2 組可另外獨立使用。

8 組編碼器介面 — 佔用 6 組,剩餘 2 組可另外獨立使用。

(二)脈波產生器原理參考下圖 Fig.1-8 及 Fig.1-9

功能:

使用者下達脈波產生器定位命令(即馬達所須轉動之編碼器格數)及執行該命令所需之時間(Interpolation Time, IPO Time),經解算後,脈波產生器即可將所須轉動之格數在 IPO Time 內以脈波型式均勻送出。

說明一:

參考下圖 Fig.1-6,若定位命令為正轉行走 1000 個編碼器格數(設馬達啟始位置為第 0 格),命令執行時間(IPO Time)為 0.5Sec,則脈波產生器 0.5 Sec 內可均勻送出 1000 個脈波,可使馬達均勻(即等速)轉動 1000 格。

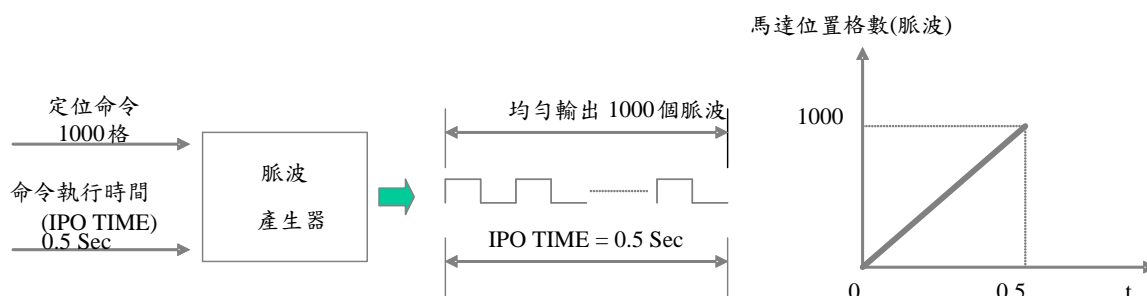


Fig.1-6

說明二：

參考下圖 Fig.1-7，橫軸為時間，其中 Δt 為 IPO Time，縱軸為馬達轉動格數：

第 I 區間：馬達從第 0 格正轉等速走至第 1000 格，轉速為 1000 格/ Δt

第 II 區間：馬達靜止在 1000 格

第 III 區間：馬達從第 1000 格正轉等速走至第 1500 格，轉速為 500 格/ Δt

第 IV 區間：馬達靜止在 1500 格

第 V 區間：馬達從第 1500 格反轉等速走回第 0 格，轉速為 1500 格/ Δt

同一 Δt 所走格數愈多，馬達轉愈快，行程愈遠，對相同行走格數而言， Δt 愈小馬達轉愈快。

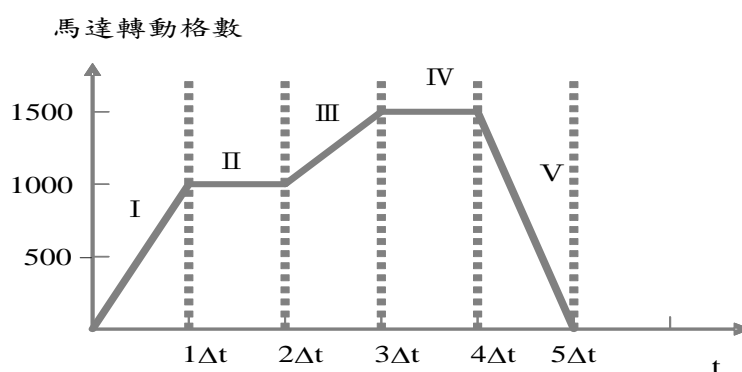


Fig.1-7

(三)脈波產生器送出之脈波命令有 Pulse/Dir、CW/CCW、A/B Phase 三種格式可選，視馬達可接受之格式如下圖 Fig.1-8。

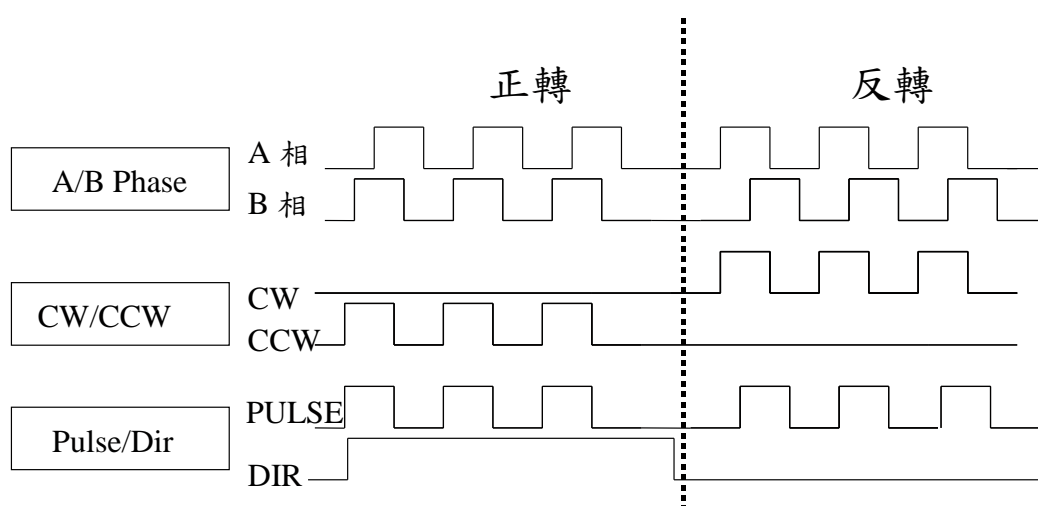


Fig.1-8

(四)差動傳輸方式說明如下圖 Fig.1-9

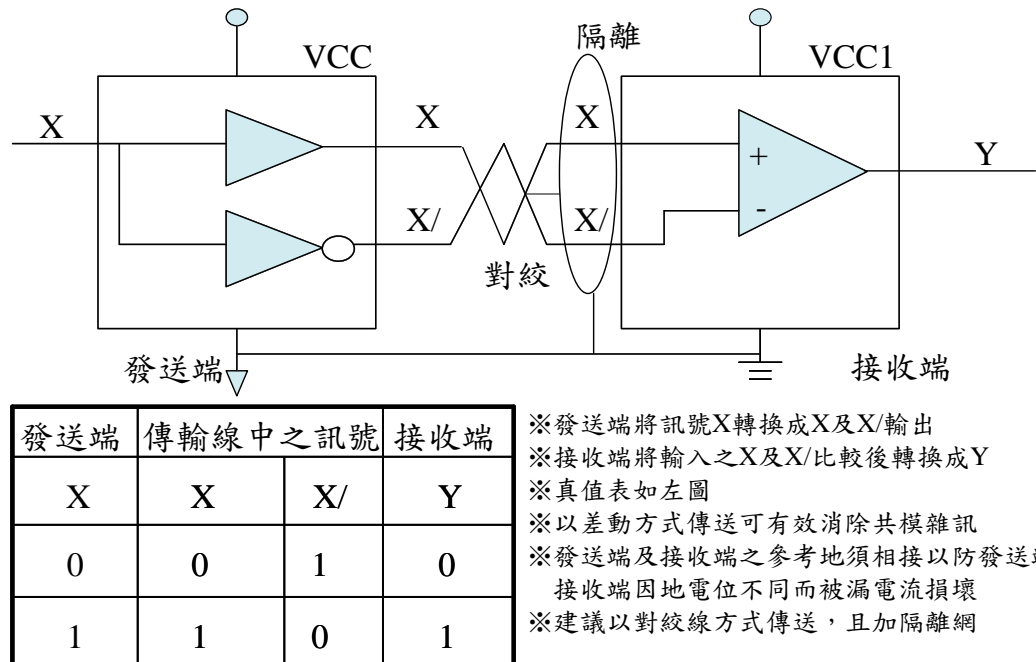


Fig.1-9

(五)最終以差動訊號方式自 IMP-3 傳送之脈波格式如下圖 Fig.1-10。

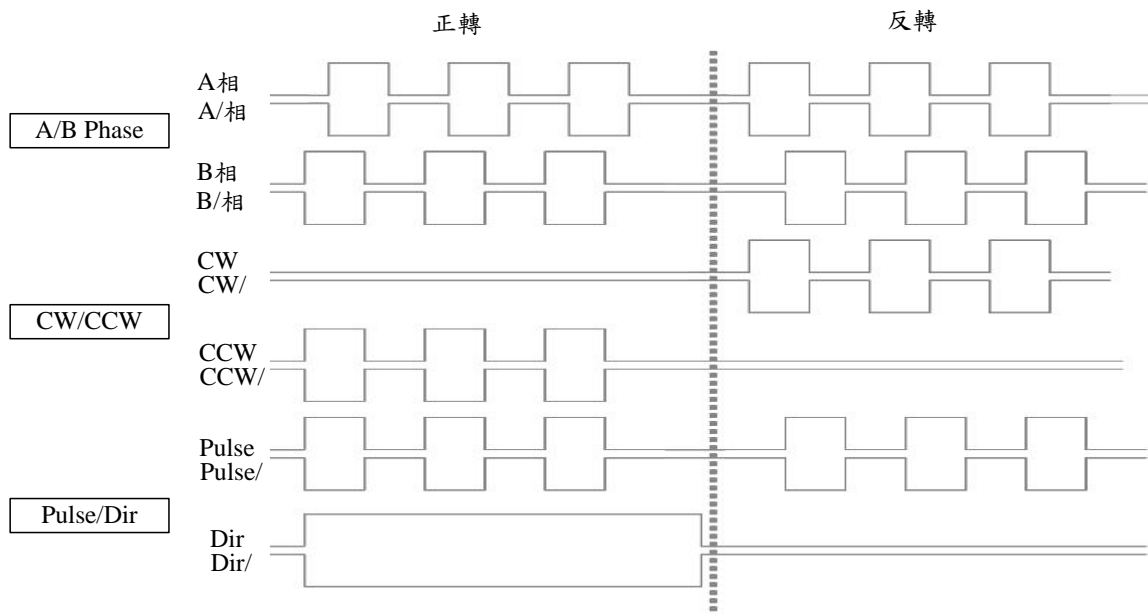


Fig.1-10

(六)編碼器介面可選擇為 Index 訊號輸入加上 A/B Phase、CW/CCW、Pulse/Dir 格式，當選擇 A/B Phase 時亦可將編碼器輸入訊號乘 0 倍(禁止輸入)、1 倍、2 倍或 4 倍。

1.5.4. 近端數位輸出入

參考系統方塊圖 Fig.1-4，當 IMP-3 接收到由使用者下達輸出入控制指令，經由 *PCIe-Bus* 傳至 IMP-3 內部，IMP-3 便根據指令對 **近端輸出入點(18)** 讀取資料或寫入資料，其中輸出點經由 **光耦合隔離(19)** 並放大驅動能力後與外界連接，而輸入點也是經過 **光耦合隔離(19)** 後進入至 **近端輸出入點(18)**。

1.5.5. 遠端數位輸出入

參考系統方塊圖 Fig.1-4，IMP-3 使用工研院機械所開發之遠端 I/O 控制子板 (IMP-ARIO (Optical))，利用非同步主從光纖通訊方式透過 **遠端串列 I/O 介面(22)** 及 **光耦合隔離(23)** 與 **遠端 I/O 控制子板(24)** 串接，最大可擴充至 **512 點輸出(25)** 及 **512 點輸入(26)**。

1.5.6. 類比轉數位轉換器(8 組 ADC)

參考系統方塊圖 Fig.1-4，可將 8 組 **類比電壓訊號(29)** (選擇 -5 V ~ 5 V 或 0 V ~ 10 V 範圍) 接至 **ADC 模組(28)**，IMP-3 再藉由 **ADC 介面(27)** 讀取輸入電壓值(14-bit 解析度)。

1.5.7. 數位轉類比轉換器(8 組 DAC)

參考系統方塊圖 Fig.1-4，IMP-3 藉由 **系統控制電路(15)** 直接下命令至 **DAC 介面(11)** 再藉由 **DAC 模組(12)** 轉換成類比電壓命令輸出。IMP-3 提供 8 組類比電壓輸出介面，輸出電壓範圍為 ±10 V。此 8 組類比電壓輸出介面，每一組可搭配一組編碼器回授及一組脈波輸出控制進行硬體閉迴路控制，但當該組不作為硬體閉迴路控制時，則 DAC 可單獨使用。IMP-3 在出廠時的電壓偏移量會調整至接近 0 V，當使用者單獨使用 DAC 功能時，並不需要調整電壓偏移量。

若使用者使用硬體閉迴路控制模式時，請參考 1.5.2 節 8 軸同動/不同動閉迴路電壓控制說明。此時由於搭配馬達驅動器負載電路後，DAC 所輸出 0 V 電壓相對於驅動器內部所認知的 0 V，可能會有一個微小電壓偏移量，此微小電壓偏移量將導致馬達產生一緩慢的漂移現象，此乃正常現象，一旦軟體開啟閉迴路功能後，閉迴路機制會自動修正此漂移現象，此時馬達會被鎖住，藉由 IMP-3 內部誤差計數器可讀回此時偏移量的大小。

使用者若發現偏移量過大時，可調整驅動器的零電壓偏移量(Offset)或 IMP-3 上的可變電阻，請參考 3.2.1 節設定方式。



第 2 章 規格

2.1. 系統規格

項目	規格
尺寸	240 x 110 (mm)
電源需求	12 V (1 A)
頻率	系統基頻 100 MHz、外頻 50 MHz
中央處理單元(CPU)	667 MHz 32-bit 8:11-stages pipeline RISC 32 KB D Cache / 32 KB I Cache
硬體雙精度浮點運算單元 (FPU)	5-stage double precision FPU with 2.0 MFLOPS/MHz
電腦周邊元件連接器 (PCIe x 1 Bus)	Compliant to the PCIe 2.1 Gen2 (5 Gb/s)
記憶體單元控制器 (DDR-Controller)	533 MHz DDR 1Gb
網路介面控制器 (Ethernet-Controller)	10/100 Mbps
非同步傳輸通訊介面(UART)	115200 bps
脈波輸出介面 (Pulse Generator Engine)	8 組 32-bit 10 MHz 具 DDA 功能
編碼器計數輸入介面 (Encoder Counter)	8 組 32-bit 16 MB Counts/s 差動輸入+數位濾波



PID+FF 位置閉迴路控制單元 (Position Control Loop)	8 組 4 x 8-bit (PID & FF Gain) 參數暫存器
類比輸出介面	8 組 16-bit 800 k/s -10 V ~ 10 V
類比輸入介面	8 組 14-bit 28.8 k/s Bipolar mode : -5 V ~ 5 V (JP1 之 Pin 2、Pin3 短路) Unipolar mode : 0 V ~ 10 V (JP1 之 Pin 1、Pin 2 短路)
近端數位輸出入介面 (On Board)	8 組(OT+、OT-、HOME、SERVO、 LED/SW)，PRDY，ESTOP 共 42 點
遠端輸出入控制 (ARIO)	非同步主從式串列傳輸協定 I/O 更新時間：7.2 us 16 個輸入點+16 個輸出點 最大擴充至 512 個輸入點+512 個輸出點

2.2. 運動控制規格

IMP-3具有8組運動控制核心機制,每組運動控制核心機制可選擇閉迴路電壓(速度命令)輸出控制或開迴路脈波(位置命令)輸出控制,故共可選擇作M組閉迴路電壓輸出控制及N組開迴路脈波輸出控制,而 $M+N \leq 8$ 組。

IMP-3內有多個可產生中斷之中斷發生源(後續章節將詳述),每個中斷發生源都有一個狀態門鎖值,當中斷發生時狀態門鎖值便會設定成1,並經由BUS向CPU發出中斷,若CPU去讀取這個狀態門鎖值,其值便會清除為0。而每個中斷發生源都可經由軟體設定做Enable/Disable(預設值:All Disabled)。

2.2.1 開迴路脈波(位置命令)輸出控制

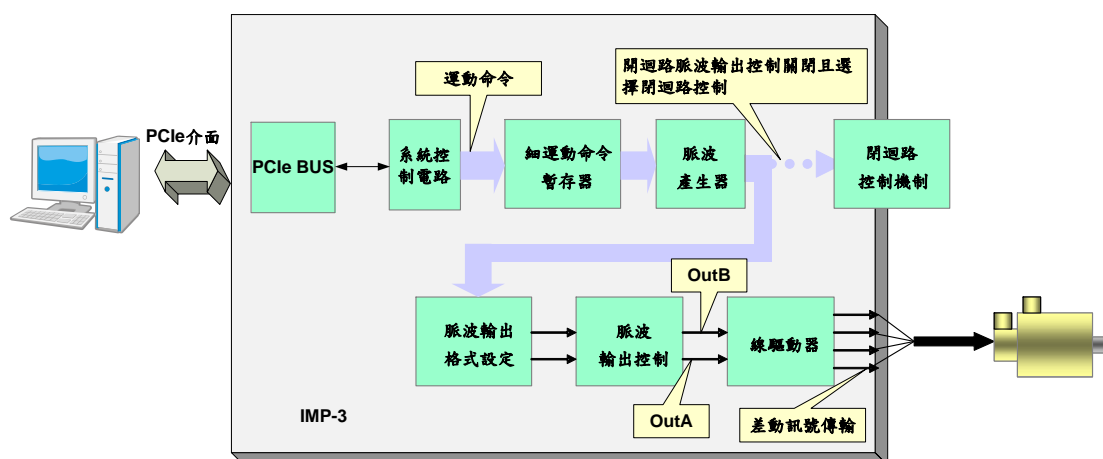


Fig.2-1

(一) 細運動命令暫存器 (FMC FIFO): 可預存 64 筆細運動命令, 脈波產生器會主動於每一個 IPO Time 之後同時自各軸抓取一筆命令執行均勻脈波之輸出。

- 結構: 64 筆 32-bit FIFO(First In First Out) stock
- 命令格式: 方向性(1-bit)、脈波數(31-bit)
- 可透過 MCCL Function 得知 FIFO 已滿、FIFO 已空、可讀取 FIFO 剩餘未執行之命令筆數、目前正在執行之命令等, 詳細請參考“IMP Series 運動控制函式庫參考手冊”。
- 可設定最小剩餘命令筆數, 當剩餘命令筆數等於最小剩餘命令筆數時可向系統產生中斷。

(二) 脈波產生器：

- 可經由軟體做 Enable/Disable 開閉每軸脈波產生器(預設值：Disable)
- 每個 IPO Time 最大可輸出 $0 \sim 2^{31}$ 個脈波
- 可設定每個 IPO Time 結束時向系統產生中斷，在這種情況下，IMP-3 會在執行完每一筆細運動命令之後(亦即每個 IPO Time)就產生一個中斷。
- IPO Time：設定方法有二
 1. 可藉由 IDDL (IMP Series 驅動函式庫，註 1)設定 PGE Clock Divider 及 PGE Clock Number 之值來達成。
$$IPOTime = \frac{1}{SystemClock} \times (ClockDivide + 1) \times (ClockNumber + 1)$$
 2. 可藉由 MCCL (IMP Series 運動控制命令函式庫，註 2)直接設定 IPO Time。

註 1：詳情請參閱“IMP Series 驅動函式庫參考手冊”。

註 2：詳情請參閱“IMP Series 運動控制函式庫參考手冊”。

(三) 脈波輸出格式(參考 Fig.1-8，Fig.1-10)

- Pulse/Dir (Default)
- CW/CCW
- A/B Phase
- None：脈波訊號禁止輸出

(四) 脈波輸出控制(參考 Fig.2-1 輸出之脈波以 OutA，OutB 表示)

- OutA & OutB 可個別反相輸出(預設值：非反相)
- OutA & OutB 之訊號可交換(預設值：未交換)

(五) 線驅動器 Line driver

- 使用 MC3487 以 3.3 V 差動方式輸出。

2.2.2 閉迴路電壓(速度命令)輸出控制

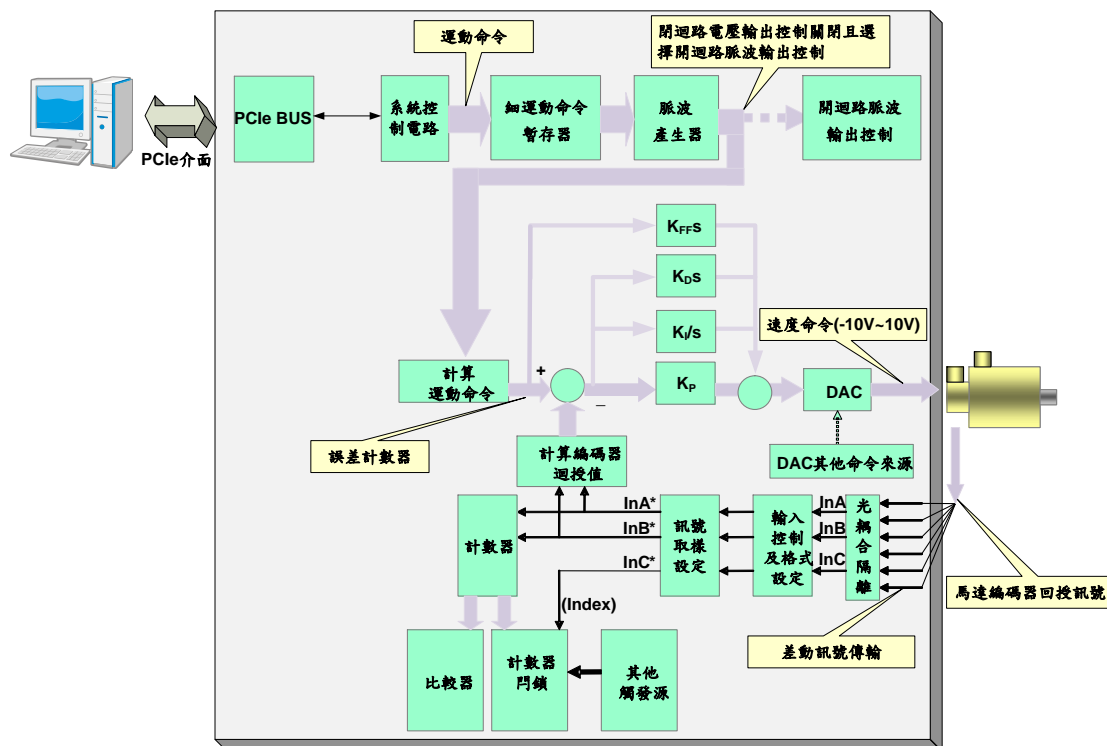


Fig.2-2

(一) 細運動命令暫存器 (詳見 2.2.1 節)

(二) 脈波產生器 (詳見 2.2.1 節)

(三) 控制法測：PID+FF

- 誤差計數器：長度為 16-bit，可設定誤差計數器發生溢位時產生中斷。
- K_P 、 K_I 、 K_D 、 K_{FF} 控制法則：可使用 MCCL Function 設定控制閉迴路中的比例(K_P)、積分(K_I)、微分(K_D)、前饋(K_{FF})增益參數，可設定範圍為 0~127。增益參數的調整方式為：在調整完驅動器為電壓命令後，使用安裝光碟所提供的整合測試環境(ITE)功能，利用跟隨誤差調整增益(跟隨誤差為命令位置與實際位置間的誤差量)。

(四) 速度命令範圍：使用 DAC 輸出 $\pm 10V$

2.3. 編碼器輸入規格

- (一) 組數：8 組
- (二) 編碼器輸入隔離
 - 隔離方式：光耦合器
 - 輸入頻率：最高 16 Mb counts/s
- (三) 輸入訊號 InA，InB 及 InC 的輸入控制
 - 三個訊號可個別反相(預設值：非反相)
 - InA 及 InB 訊號可交換(預設值：未交換)
- (四) InA，InB 之輸入格式設定
 - A/B phase、CW/CCW、Pulse/Dir 格式
 - 倍率可設為×0、×1、×2、×4(預設值：×4)
 - None:編碼器訊號禁止輸入
- (五) 輸入訊號取樣及數位濾波功能
 - 格式：輸入訊號須連續三次取樣相同才視為正常訊號 (InA，InB，InC)
 - 取樣頻率：100 MHz
- (六) 計數器(Counter)
 - 長度：32-bit
 - 可設定 Enable/Disable (註：在閉迴路控制需設定為 Enable)
 - 開機時可由軟體設定(預設值：0)
 - 計數編碼器之值
- (七) 計數器門鎖
 - 可設定Index或其他觸發信號源，以門鎖計數器值供讀取，且觸發模式可選擇一次觸發或多次觸發
 - 可設定Enable/Disable (預設值:Default) (參考 “IMP Series 驅動函式庫使用手冊”)
- (八) Index
 - 可讀取目前編碼器 Index 訊號之狀態(high/low)
 - 可設定編碼器輸入之 Index 直接向系統產生中斷
- (九) 比較器(comparator)
 - 比較計數器值是否與比較器內預先設定值相等，當相等時，Comparator Flag 設為 1，且可設定向系統產生中斷
- (十) 編碼器中斷統計
 - Index 可直接產生中斷(共 8 組)
 - 計數器值與比較器內預先設定值相等時，可直接產生中斷(共 8 組)
 - 可設定每組中斷為 Enable/Disable(預設值：Disable)

2.4. 數位轉類比轉換器

(一) 組數：8 組

- 分別對應每軸閉迴路電壓控制機制，當進行閉迴路電壓(速度命令)輸出控制時，須使用軟體將 DAC 之命令來源指向閉迴路機制；當某組閉迴路電壓控制機制不使用時，則該組 DAC 可空出來單獨使用。
- 可設定 DAC Start 或 Stop(預設值：Stop)，當 DAC Stop 時 DAC 輸出值保持前次命令值。

(二) 解析度：16-bit

(三) IMP-3 開機時之輸出電壓：0 V (若非 0 V 時請調整可變電阻至 0 V，參考 3.2.1 節)

(四) DAC 輸出介面規格

- 外界負載：須大於 2 K Ω
- 輸出電壓： ± 10 V

(五) DAC 轉換值來源可為下列三種：

1. PCL(閉迴路控制機制)模式：使用在閉迴路電壓(速度命令)輸出控制。
2. Direct write buffer(DAC 單獨使用)模式：選擇此模式，可直接將轉換值下達給 DAC，直接輸出電壓。
3. Trigger buffer(DAC 單獨使用時)模式：預設一個轉換值於 Trigger buffer 內，當預設之 Trigger 訊號被觸發時便將 Trigger buffer 內之轉換值送入 DAC 轉成電壓輸出。Trigger 訊號源共有 8 個，詳情請參考“IMP Series 運動控制函式庫”。

2.5. 近端數位輸出入

(一) 25 個專用輸入點

- 近端輸出入可由 CPU 獨立操作，與其他功能無關
- 操作電壓：DC 24 V \pm 10 %
- 輸入為 18 V ~ 30 V 時(輸入點對 COM 點之電壓差)，內部讀取值為 0
- 輸入 0 V ~ 1 V 時(輸入點對 COM 點之電壓差)，內部讀取值為 1
- 隔離：光耦合器
- 分類
 1. 正方向極限輸入點：8 個，分別標示為 OT0+、OT1+、OT2+、OT3+、OT4+、OT5+、OT6+、OT7+
 2. 負方向極限輸入點：8 個，分別標示為 OT0-、OT1-、OT2-、OT3-、OT4-、OT5-、OT6-、OT7-
 3. 機械原點輸入點：8 個，分別標示為 HOM0、HOM1、HOM2、HOM3、HOM4、HOM5、HOM6、HOM7
 4. 緊急停止輸入點：1 個，標示為 ESTP。Emergency Stop 發生時(即 Emergency Stop Input 讀取值為 1)，硬體會使禁止脈波輸出及 DAC 輸出值為 0 V，且 IMP-3 內含門鎖器(Latch)可鎖住 Emergency Stop 狀態。

註 1：解除 Emergency stop 狀態處理：請先排除 Emergency Stop 發生原因(亦即可以使用 MCCL Function 讀取 Emergency Stop 狀態，讀取值為 0)，再以軟體對 IMP-3 作重置動作，如此才可清除 Emergency Stop 狀態。

註 2：其他 Emergency stop 相關內容，請參考 3.2.1 節。

(二) 17 個專用輸出點

- 操作電壓：DC 24 V \pm 10 %
 - 驅動方式：開集極式輸出
- 當 IMP-3 內部輸出值為 0 時，為可導通狀態，1 則為不可導通狀態。
- 每點最大承受電流：60 mA (不可將沒有負載 24 V 電源直接相接)
 - 隔離：光耦合器
 - 分類
 1. 伺服驅動致能 (Servo On/Off)：8 個，分別是 SVON0、SVON1、SVON2、SVON3、SVON4、SVON5、SVON6、SVON7。

2. LED 驅動致能(LED On/Off): 8 個, 分別是 LED0、LED1、LED2、LED3、LED4、LED5、LED6、LED7。
3. Position Ready: 可藉由此點告知外界, IMP-3 目前為待命狀態。

(三) 1 個內部專用之安全控制輸出點:

系統開機到初始化軟體執行完成之前, 可能有一小段不確定時期。為保證於這段期間內, 馬達不至於有不預期的動作, IMP-3 內設計了一個內部專用之安全控制輸出點, 在開機時將脈波輸出及電壓輸出切斷。使用者在初始化執行完畢後, MCCL 會自動開啟此安全控制輸出點; 當使用者單獨使用 IDDL 時, 請參考“IMP Series 驅動函式庫參考手冊”, 以便脈波輸出 Enable 及 DAC 輸出 Enable。

註 1: 要啟動安全控制輸出點前, 請先確定系統不是處於 Emergency Stop 狀態, 否則該點啟動無效, 參考前段 Emergency Stop 說明。

註 2: 當關閉安全控制輸出點時, 不管 IMP-3 其他內部如何設定, 其脈波輸出及電壓輸出皆為禁止狀態。

2.6. 遠端數位輸出入

- (一) IMP-3 提供光纖插座可串接非同步遠端串列 I/O 模組 (IMP-ARIO Optical), 每個非同步遠端串列 I/O 模組有 16 個輸入點及 16 個輸出點, 最大可擴充至 32 個模組, 共 512 個輸入點及 512 個輸出點。
- (二) 通訊控制: 請參閱“IMP-ARIO 硬體使用手冊”。

2.7. 類比轉數位轉換

- (一) 組數: 8 組
- (二) 電壓輸入範圍:
 - Bipolar mode: -5 V ~ 5 V
 - Unipolar mode: 0 V ~ 10 V
- (三) 解析度: 14-bit
- (四) Free Run 模式
 - 8 組 ADC 可指定其中幾組進行轉換, 其他關閉, 而且會依序在已經啟動組數中轉換。

(五) 比較器與比較器中斷

- 遮蔽功能 (MASK)：
比較器先遮蔽 ADC 電壓讀取值之最後 0 個、1 個、2 個或 3 個 bit 後形成遮蔽值後，再將遮蔽值與比較值進行比較，其比較後之結果是以中斷方式通知 CPU。
- 可選擇下列三種比較方式來觸發中斷：
 1. 當遮蔽值從小於比較值變成大於或等於比較值之瞬間
 2. 當遮蔽值從大於或等於比較值變成小於比較值之瞬間
 3. 上列兩種情況皆可觸發中斷。
- 先預設比較值，且比較後符合上述三種條件，便向系統產生中斷。每個比較器都可設定產生中斷(共有 8 個中斷發生源)。

2.8. 計時器 (Timer) 及看門狗計時器 (Watchdog Timer)

(六) 計時器

- 可設定 Enable / Disable
- 計時單位：系統基頻(10ns)
- 計時器長度：32-bit
- 可設定計時範圍為 $0 \sim (2^{32} - 1)$ 倍系統基頻，當計時終了時，可設定向系統產生中斷。

(七) 看門狗計時器

- 計時單位：計時器所設定之時間長度
- 看門狗計時器長度：32-bit
可設定計時範圍為 $0 \sim (2^{32} - 1)$ 倍計時單位。使用者必須在看門狗計時器計時尚未終了時，以程式將看門狗計時器之值清除為 0，若看門狗計時器計時終了時，IMP-3 會自動產生重置訊號(重置訊號長度可規劃)。

2.9. 重置 (Reset)

重置功能除了可利用IMP-3上提供的硬體開關做重置動作之外，還可使用軟體對DAC、ADC、閉迴路控制機制(PCL)、脈波產生器、近端輸出入點、遠端輸出入點、IMP-3週邊等機制作個別或全部重置。

第 3 章 硬體安裝及使用說明

3.1. 系統基本安裝步驟

- A. 請先執行安裝光碟中的 setup.exe。
- B. 安裝完成後請將系統電源關閉，包含電腦、馬達…等。
- C. 將 40-pin 轉 SCSI II 68-Pin 的轉接線接上 IMP-3，並將 IMP-3 插入 PCIe-Bus 插槽中固定。
- D. 將週邊電路配好並將 SCSI II 100-Pin 與 SCSI II 68-Pin 之連接線接上 IMP-3，鎖上螺絲固定(週邊電路配線參考本章節其他部份)。
- E. 確定電腦及其連接驅動之馬達，I/O 模組等均須確實接地，使電腦、馬達及 I/O 等週邊模組在同一參考電位，以免啟動時因為參考電位不同而造成系統損壞。
- F. 啟動電腦，此時電腦會出現新增硬體訊息，請依電腦指示說明並利用隨卡所附之光碟片安裝本運動控制平台軟體。
- G. 使用本卡所附之整合測試環境及範例程式，可對 IMP-3 進行測試及學習了解。

3.2. 硬體板面配置

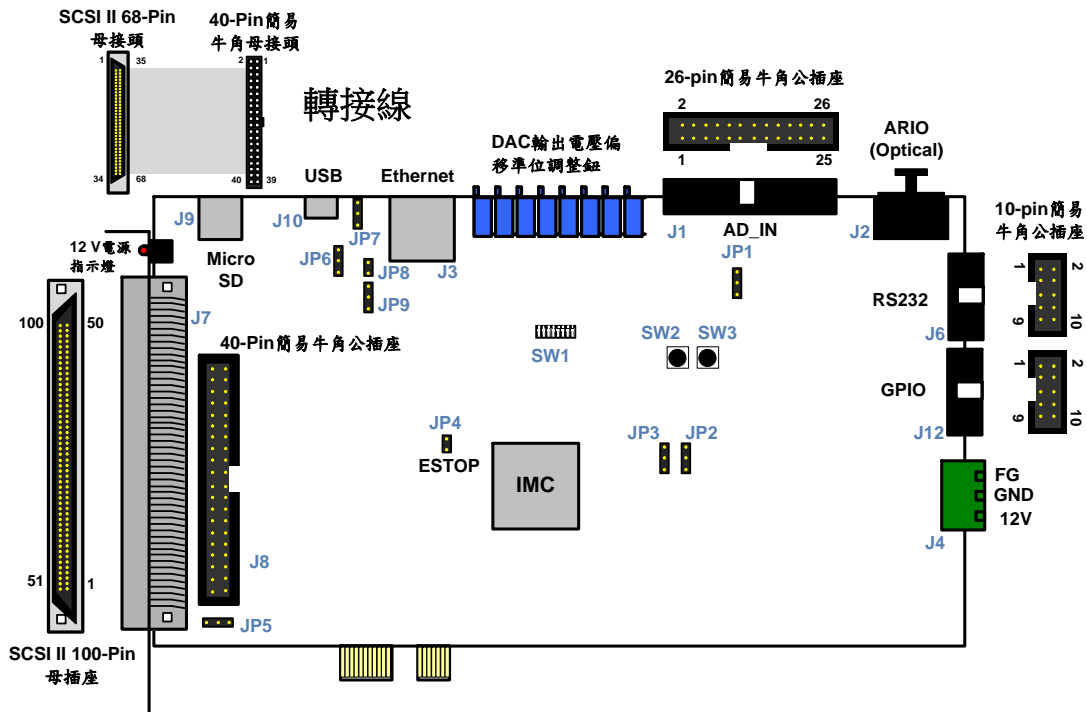


Fig.3-1

3.2.1 硬體板面說明

(一) 12 V 電源指示燈 — 亮：表示已正常供電

(二) DAC 輸出電壓偏移準位調整鈕為可變電阻：調整 DAC 輸出電壓偏移準位(Offset 值)。閉迴路電壓控制時，可調整每軸之可變電阻使誤差計數器值最小(誤差計數器 = 目標位置 - 回授位置)。DAC 單獨使用時，可調整可變電阻使輸出電壓為 0 V

註：自左而右：VR1 (DAC0)、VR2 (DAC1)、VR3 (DAC2)、VR4 (DAC3)、VR5 (DAC4)、VR6 (DAC5)、VR7 (DAC6)、VR8 (DAC7)

(三) JP1 — ADC 輸入模式設定 (出廠設定值：Bipolar Mode)

- 若 ADC 輸入電壓範圍為 -5 V ~ 5 V，請選擇 Bipolar Mode (將 JP1 之 Pin2 及 Pin3 短路)
- 若 ADC 輸入電壓範圍為 0 V ~ 10 V，請選擇 Unipolar (將 JP1 之 Pin1 及 Pin2 短路)

(四) JP2 & JP3 — Boot 模式設定 (出廠設定值：Flash Boot 模式)

- Flash Boot：Boot 模式設定在 QSPI (JP2 – Pin2 及 Pin3 短路、JP3 – Pin1 及 Pin2 短路)
- SD Boot：Micro SD 插入 connector J9，Boot 模式設定在 SD Card (JP2 – Pin2 及 Pin3 短路、JP3 – Pin2 及 Pin3 短路)

(五) JP4 — 緊急停止模式設定 (出廠設定值：緊急停止功能關閉)

- 將 JP4 之 ESTOP 短路，可使 Emergency Stop 功能不動作(即 Emergency Stop 讀取值為永遠為 0，Emergency Stop 永遠不會發生)
- IMP-3 出廠時將 JP4 短路，當系統配接好 Emergency Stop 電路時，必須將 JP4 開路(移除 Jumper)以免 Emergency Stop 不會動作。
- 當 ESTOP 發生時，若 DAC 輸出值不為 0 V 時，可調整可變電阻使輸出為 0 V。

(六) JP5 — LIO 模式設定 (出廠設定值：Source Input type)

- 在近端輸入配線若選擇 Source Input type，IMP-3 的 COM 必須提供 +24 V 輸入，此時必須將 JP5 的 Pin2 及 Pin3 短路
- 在近端輸入配線若選擇 Sink Input type，IMP-3 的 COM 必須提供 0 V 輸入，此時必須將 JP5 的 Pin1 及 Pin2 短路
- 註：近端輸入配線請參考 3.4.3.1 節

(七) JP6, JP8 & JP9 — USB 主從模式設定 (出廠設定值：Host 模式)

	JP6	JP8	JP9
OTG 模式	Pin1 及 Pin2	短路	Pin2 及 Pin3
Device 模式	Pin1 及 Pin2	開路	Pin1 及 Pin2
Host 模式	Pin2 及 Pin3	短路	Pin1 及 Pin2

(八) SW2 — 硬體重置

- 可利用 IMP-3 上提供的硬體開關 SW2 做硬體重置動作

(九) SW3 — 系統重置

- 可利用 IMP-3 上提供的硬體開關 SW3 做系統重置動作

3.2.2 IMP-3 Jumper說明與預設值

參考 Fig.3-1，各 Jumper 功能說明如下表：

Jumper	說明	預設值
JP1	ADC 輸入模式設定	Bipolar Mode Pin2 及 Pin3 短路
JP2 & JP3	Boot 模式設定	Flash Mode JP2 – Pin2 及 Pin3 短路 JP3 – Pin1 及 Pin2 短路
JP4	ESTOP 功能設定	緊急停止功能關閉 JP4 – 短路
JP5	LIO 模式設定	Source Input type Pin2 及 Pin3 短路
JP6	USB 主從模式設定	Host 模式 JP6 – Pin1 及 Pin2 短路 JP8 – 短路 JP9 – Pin1 及 Pin2 短路

參考 Fig.3-1，各開關功能說明如下表：

開關	定義
SW1	指撥開關預留
SW2	硬體重置(PROG)
SW3	系統重置(RESET)



3.3. 板面接頭定義

3.3.1 接頭定義

- SCSI II 100-Pin 插座定義 - 參考下表：

SCSI II 100-Pin Connector			
Pin 定義	腳位	腳位	Pin 定義
AGND	1	51	AGND
DAC0	2	52	DAC3
DAC1	3	53	DAC4
DAC2	4	54	DAC5
+5V	5	55	COM-
COM+	6	56	COM-
COM	7	57	ESTOP
COM	8	58	PRDY
HOM0	9	59	HOM1
OT0+	10	60	OT1+
OT0-	11	61	OT1-
SVON0	12	62	SVON1
HOM2	13	63	HOM3
OT2+	14	64	OT3+
OT2-	15	65	OT3-
SVON2	16	66	SVON3
HOM4	17	67	HOM5
OT4+	18	68	OT5+
OT4-	19	69	OT5-
SVON4	20	70	SVON5
EA0+	21	71	EA1+
EA0-	22	72	EA1-
EB0+	23	73	EB1+
EB0-	24	74	EB1-
EC0+	25	75	EC1+
EC0-	26	76	EC1-
EA2+	27	77	EA3+
EA2-	28	78	EA3-
EB2+	29	79	EB3+
EB2-	30	80	EB3-
EC2+	31	81	EC3+
EC2-	32	82	EC3-
EA4+	33	83	EA5+
EA4-	34	84	EA5-
EB4+	35	85	EB5+
EB4-	36	86	EB5-
EC4+	37	87	EC5+
EC4-	38	88	EC5-
PA0+	39	89	PA1+
PA0-	40	90	PA1-
PB0+	41	91	PB1+
PB0-	42	92	PB1-
PA2+	43	93	PA3+
PA2-	44	94	PA3-
PB2+	45	95	PB3+
PB2-	46	96	PB3-
PA4+	47	97	PA5+
PA4-	48	98	PA5-
PB4+	49	99	PB5+
PB4-	50	100	PB5-



● 40-Pin 簡易牛角公插座定義 - 參考下表：

40-Pin 簡易牛角公插座			
Pin 定義	腳位	腳位	Pin 定義
AGND	1	2	AGND
DAC6	3	4	DAC7
HOM6	5	6	HOM7
OT6+	7	8	OT7+
OT6-	9	10	OT7-
SVON6	11	12	SVON7
EA6+	13	14	EA7+
EA6-	15	16	EA7-
EB6+	17	18	EB7+
EB6-	19	20	EB7-
EC6+	21	22	EC7+
EC6-	23	24	EC7-
PA6+	25	26	PA7+
PA6-	27	28	PA7-
PB6+	29	30	PB7+
PB6-	31	32	PB7-
NC	33	34	NC
NC	35	36	NC
NC	37	38	NC
NC	39	40	NC

● SCSI II 68-Pin (40-Pin 轉 68-Pin 轉接線)接頭定義 - 參考下表：

SCSI II 68-Pin Connector			
Pin 定義	腳位	腳位	Pin 定義
AGND	1	35	AGND
DAC6	2	36	DAC7
HOM6	3	37	HOM7
OT6+	4	38	OT7+
OT6-	5	39	OT7-
SVON6	6	40	SVON7
EA6+	7	41	EA7+
EA6-	8	42	EA7-
EB6+	9	43	EB7+
EB6-	10	44	EB7-
EC6+	11	45	EC7+
EC6-	12	46	EC7-
PA6+	13	47	PA7+
PA6-	14	48	PA7-
PB6+	15	49	PB7+
PB6-	16	50	PB7-
NC	17	51	NC
NC	18	52	NC
NC	19	53	NC
NC	20	54	NC
NC	21	55	NC
NC	22	56	NC
NC	23	57	NC
NC	24	58	NC
NC	25	59	NC
NC	26	60	NC
NC	27	61	NC
NC	28	62	NC
NC	29	63	NC

NC	30	64	NC
NC	31	65	NC
NC	32	66	NC
NC	33	67	NC
NC	34	68	NC

● **SCSI II 100-Pin & SCSI II 68-Pin 接頭定義 - PGE 訊號輸出：**

訊號	說明	參考電位
PAn+ & PAn- (n=0~7)	第 n 軸 PGE 輸出之 A 相訊號，由線驅動器以差動方式輸出	GND
PBn+ & PBn- (n=0~7)	第 n 軸 PGE 輸出之 B 相訊號，由線驅動器以差動方式輸出	GND

● **SCSI II 100-Pin & SCSI II 68-Pin 接頭定義 - 編碼器訊號輸入：**

訊號	說明	參考電位
EAn+ & EAn- (n=0~7)	第 n 軸 Encoder Counter 之 A 相差動輸入訊號	GND
EBn+ & EBn- (n=0~7)	第 n 軸 Encoder Counter 之 B 相差動輸入訊號	GND
ECn+ & ECn- (n=0~7)	第 n 軸 Encoder Counter 之 C 相差動輸入訊號	GND

● **SCSI II 100-Pin & SCSI II 68-Pin 接頭定義 - 近端輸出入點：**

訊號	說明	參考電位
OTn+ (n=0~7)	第 n 軸之正極限輸入訊號	COM
OTn- (n=0~7)	第 n 軸之負極限輸入訊號	COM
HOMn (n=0~7)	第 n 軸之機械原點輸入訊號	COM



ESTOP	緊急停止之訊號輸入	COM
SVONn (n=0~7)	第 n 軸之 Servo on 輸出訊號	COM-
PRDY	Position ready 訊號輸出	COM-
COM+	近端數位輸出之正端	
COM-	近端數位輸出之負端	
COM	近端數位輸入之共點	

● SCSI II 100-Pin & SCSI II 68-Pin 接頭定義 - 數位類比轉換輸出及其他：

訊號	說明	參考電位
DACn (n=0~7)	第 n 軸 DAC 電壓輸出或第 n 軸之速度命令輸出	AGND
+5V	直流+5V 之訊號輸出(最大電流為 500mA)	GND
AGND	類比訊號之共地點	

● ADC 接頭定義：

參考下圖

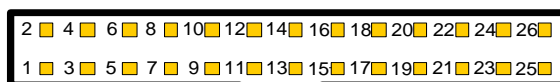


Fig.3-2 26-Pin 簡易牛角公插座

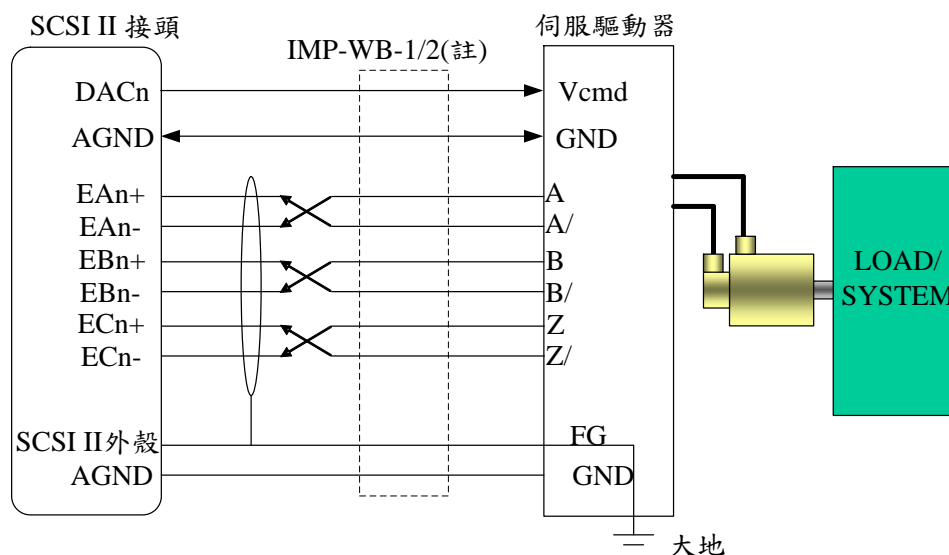
訊號	Pin number	說明	參考電位
ADC0+	1	第 0 軸類比差動輸入訊號之正端	AGND
ADC0-	3	第 0 軸類比差動輸入訊號之負端	AGND
ADC1+	5	第 1 軸類比差動輸入訊號之正端	AGND
ADC1-	7	第 1 軸類比差動輸入訊號之負端	AGND
ADC2+	9	第 2 軸類比差動輸入訊號之正端	AGND
ADC2-	11	第 2 軸類比差動輸入訊號之負端	AGND
ADC3+	13	第 3 軸類比差動輸入訊號之正端	AGND
ADC3-	15	第 3 軸類比差動輸入訊號之負端	AGND
ADC4+	2	第 4 軸類比差動輸入訊號之正端	AGND
ADC4-	4	第 4 軸類比差動輸入訊號之負端	AGND
ADC5+	6	第 5 軸類比差動輸入訊號之正端	AGND
ADC5-	8	第 5 軸類比差動輸入訊號之負端	AGND
ADC6+	10	第 6 軸類比差動輸入訊號之正端	AGND
ADC6-	12	第 6 軸類比差動輸入訊號之負端	AGND
ADC7+	14	第 7 軸類比差動輸入訊號之正端	AGND
ADC7-	16	第 7 軸類比差動輸入訊號之負端	AGND
AGND	17~26	類比訊號之共地點	

其它—參考版面配置圖 Fig.3-1

3.4. 接線說明

3.4.1. 八軸同動/不同動電壓輸出閉迴路控制

以下為 IMP-3 與速度介面(Velocity mode)伺服馬達驅動器連接圖



附註：此圖以IMP-3任一軸為例，其他軸類推。(其中n=0~7)

Fig.3-3

- DACn 為第 n 軸閉迴路控制機制之速度命令輸出(以電壓命令型式輸出)，須接至第 n 軸伺服驅動器之 Vcmd(速度命令)輸入點，而 DACn 之共地點(AGND)須與該軸 Vcmd 之共地點(GND)對接。
- 伺服驅動器之馬達編碼器訊號(A/B/Z 訊號)，需以差動型式接回 IMP-3(如 Fig.3-3 所示)，建議 A 與 A/、B 與 B/、Z 與 Z/這三組訊號均使用對絞線以降低共模雜訊，另外如圖 Fig.3-3 所示使用隔離網將這三組線與外界隔離，降低外界對傳輸之干擾。
- 將隔離網一端與 IMP-3 之 SCSI II 100-Pin 與 SCSI II 68-Pin 接頭外殼對接，另一端與伺服驅動器之 FG(Field Ground)對接，並確定 PC 及伺服驅動器都有接大地(註：SCSI II 100-Pin 接頭外殼與 PC 外殼對接，而 PC 外殼通常與大地對接)。
- **重要**：須有一條地線將伺服驅動器之 GND 與 IMP-3 之 AGND 對接(這點非常重要，因為有可能造成致命損壞)。

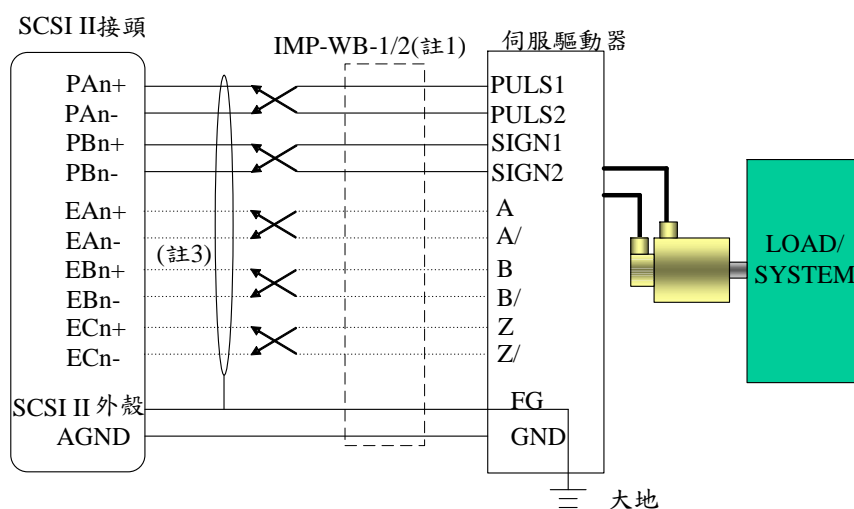
註：可選用之轉接板。

IMP-WB-1：萬用型轉接板。

IMP-WB-2：松下專用型轉接板(松下 Minus A5)，可搭配不同轉接線與各家驅動器使用(三菱 MR-J3、台達 ASDA-A2、安川 Σ -V)。

3.4.2. 八軸同動/不同動脈波輸出開迴路控制

以下為 IMP-3 與脈波介面伺服馬達/步進馬達系統連接圖



附註：此圖以IMP-3任一軸為例，其他軸類推。(其中n=0~7)

Fig.3-4

- PAn+、PAn-、PBn+、PBn-為第 n 軸開迴路控制機制之脈波命令輸出訊號，分別接至第 n 軸伺服驅動器之 PULS1、PULS2、SIGN1、SIGN2，如圖 Fig.3-4 所示(請參閱伺服驅動器之使用手冊)。
- 建議上述訊號線均使用對絞線以降低共模雜訊。另外如圖所示，使用隔離網將訊號線與外界隔離，以降低外界對傳輸之干擾。
- 將隔離網一端與 IMP-3 之 SCSI II 100-Pin 與 SCSI II 68-Pin 接頭外殼對接，另一端與伺服驅動器之 FG(Field Ground)對接，並確定 PC 及伺服驅動器都有接大地(註：SCSI II 100-Pin 接頭外殼與 PC 外殼對接，而外殼通常與大地對接)。
- **重要**：須有一條地線將伺服驅動器之 GND 與 IMP-3 之 AGND 對接(這點非常重要，因為有可能造成致命損壞)。

註 1：可選用之轉接板。

IMP-WB-1：萬用型轉接板。

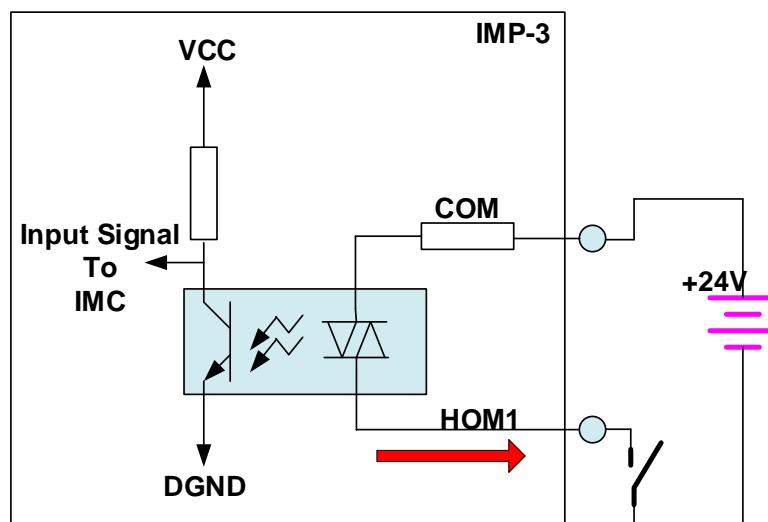
IMP-WB-2：松下專用品轉接板(松下 Minus A5)，可搭配不同轉接線與各家驅動器使用(三菱 MR-J3、台達 ASDA-A2、安川 Σ -V)。

註 2：松下 Minus A5 系列伺服驅動器表示法。

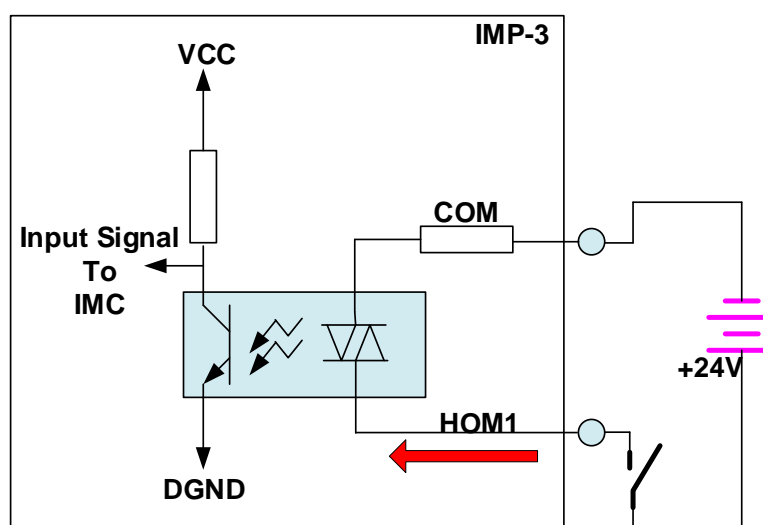
註 3：當使用原點復歸模式時，伺服驅動器之編碼器回授訊號必須接入 IMP-3。

3.4.3. 近端輸出入點配接

3.4.3.1. 近端輸入配線



接線1：Source Input Type



接線2：Sink Input Type

Fig.3-5

- 上圖以 HOM1 輸入點為例說明，其他輸入點類推。
- 有 Source Input Type 和 Sink Input Type 兩種輸入型式。
- 當開關導通時，HOM1 讀取值為 0。
- 當開關斷路時，HOM1 讀取值為 1。
- 現場須提供+24 V DC 電源。
- **注意**：當使用機械式開關時，需注意彈跳現象。

3.4.3.2. 近端輸出配線

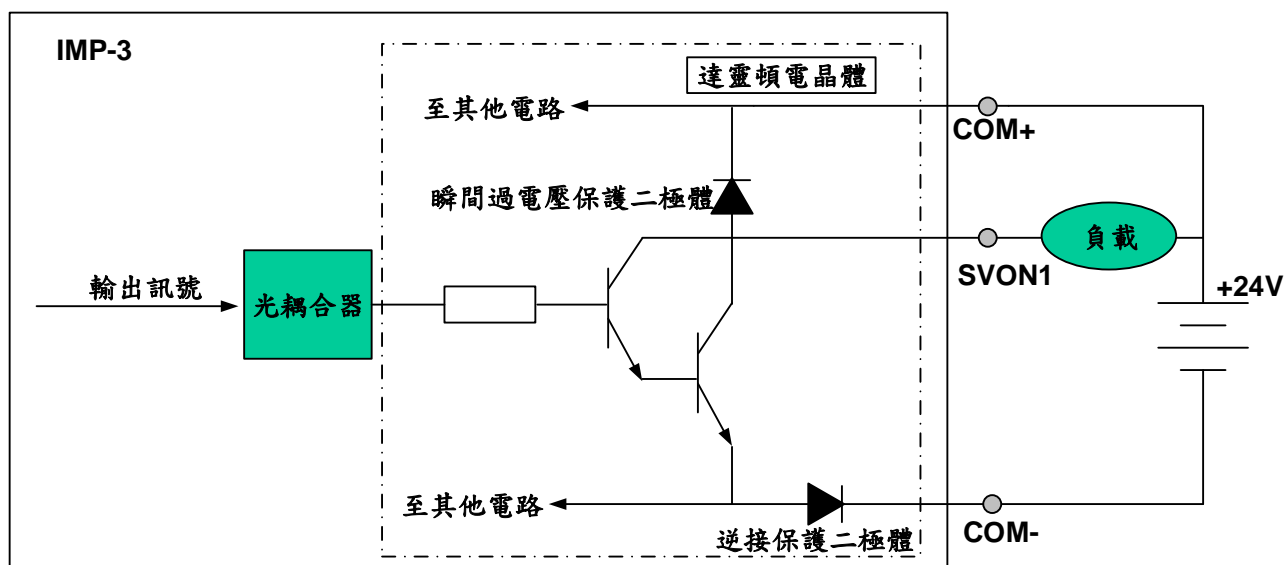


Fig.3-6

- 上面電路是以 SVON1 輸出點為例，為 Sink Output 架構，其他輸出點類推。
- 當輸出訊號為 0 時，電晶體(達靈頓驅動級)導通，負載作動。
- **危險**：每個輸出點驅動最大負載能力為 60 mA，無負載狀況時請勿將 24 V 電源直接接上輸出點。
- 當負載為 RELAY 時，因達靈頓電晶體內部有瞬間過電壓保護二極體，無須外接保護二極體來吸收突波雜訊。

3.4.4. 遠端輸出(ARIO)配接線

IMP-3 與 IMP-ARIO (Optical) 連接說明如 Fig.3-7 所示。IMP-3 透過光纖連接線接到 IMP-ARIO (Optical) 上的 Previous 光纖接頭前站，再以串連方式依序串接下一站。

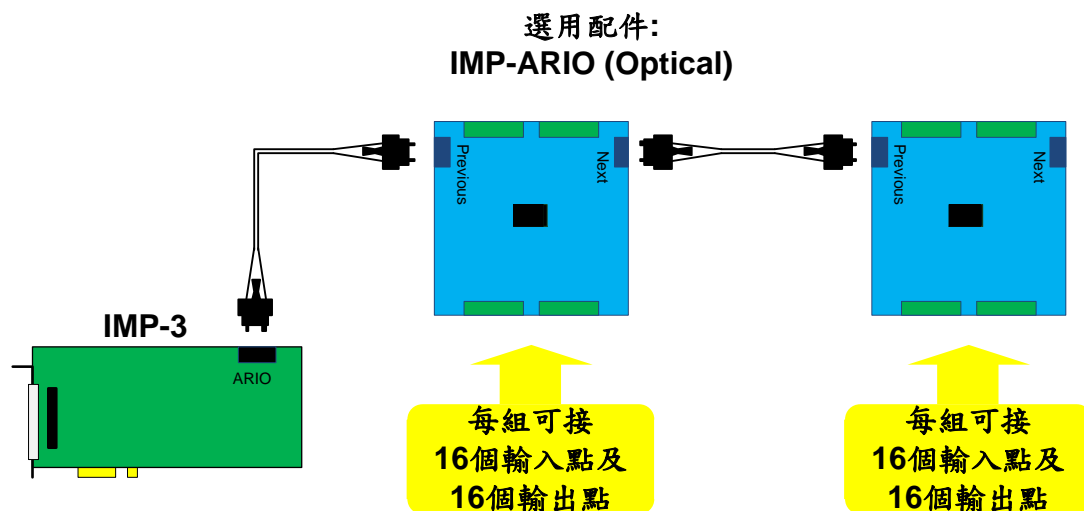


Fig.3-7 IMP-3 與 IMP-ARIO (Optical) 連接示意圖

3.4.5. ADC 配線及說明

IMP-3 ADC 連接說明如 Fig.3-8 所示。**轉接用檔片**上，排線一端是 26-Pin 簡易牛角母接頭，與 IMP-3 之 26-Pin 簡易牛角公插座相連接，而另一端 DB25 母接頭連接外埠所量測 ADC 之訊號。

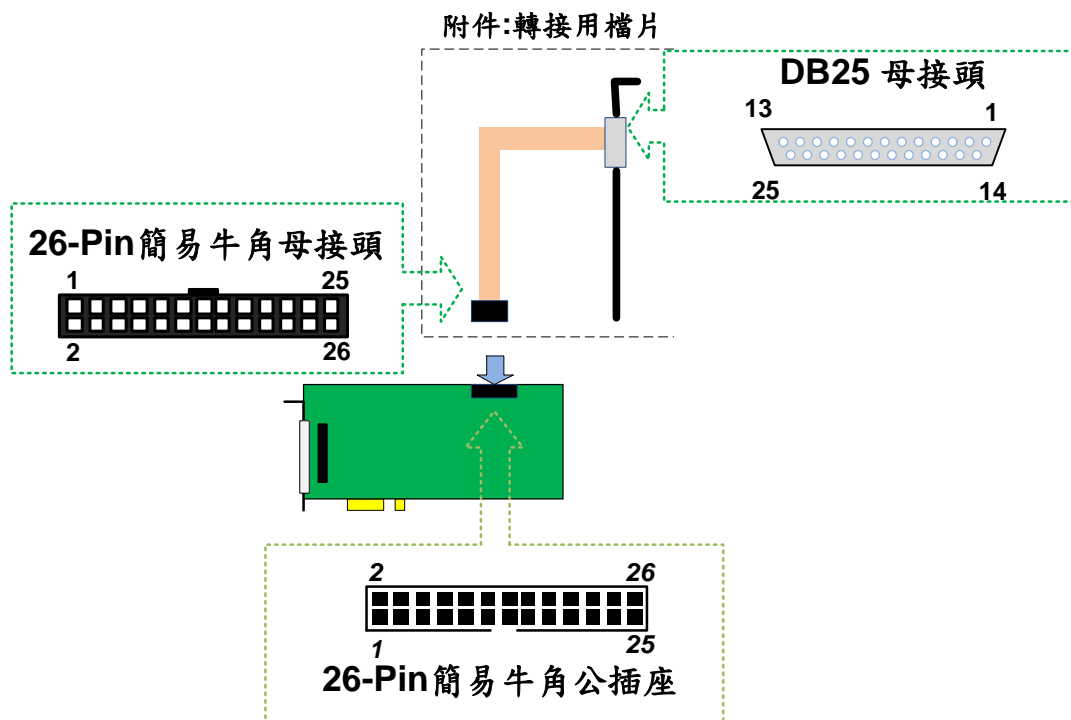


Fig.3-8 IMP-3 ADC 接頭說明

轉接用檔片排線內部連接方式			
26-Pin 簡易牛角母接頭 (Pin1~Pin13)	DB25 母接頭	26-Pin 簡易牛角母接頭 (Pin14~Pin26)	DB25 母接頭
1	1	14	20
2	14	15	8
3	2	16	21
4	15	17	9
5	3	18	22
6	16	19	10
7	4	20	23
8	17	21	11
9	5	22	24
10	18	23	12
11	6	24	25
12	19	25	13
13	7	26	未連接

1	ADC0+	2	ADC4+
3	ADC0-	4	ADC4-
5	ADC1+	6	ADC5+
7	ADC1-	8	ADC5-
9	ADC2+	10	ADC6+
11	ADC2-	12	ADC6-
13	ADC3+	14	ADC7+
15	ADC3-	16	ADC7-
17~26	AGND		

參考下表選擇配線方式：

待測源訊號	說明	配接方式
單點輸入 (Single Ended)	待測源有共地點	將單點電壓輸入訊號接至 ADCn+，而 ADCn-則接至 AGND (n=0~7)
差動訊號 (Differential)	待測源無共地點	將輸入之差動訊號分別接於 ADCn+與 ADCn- (n=0~7)

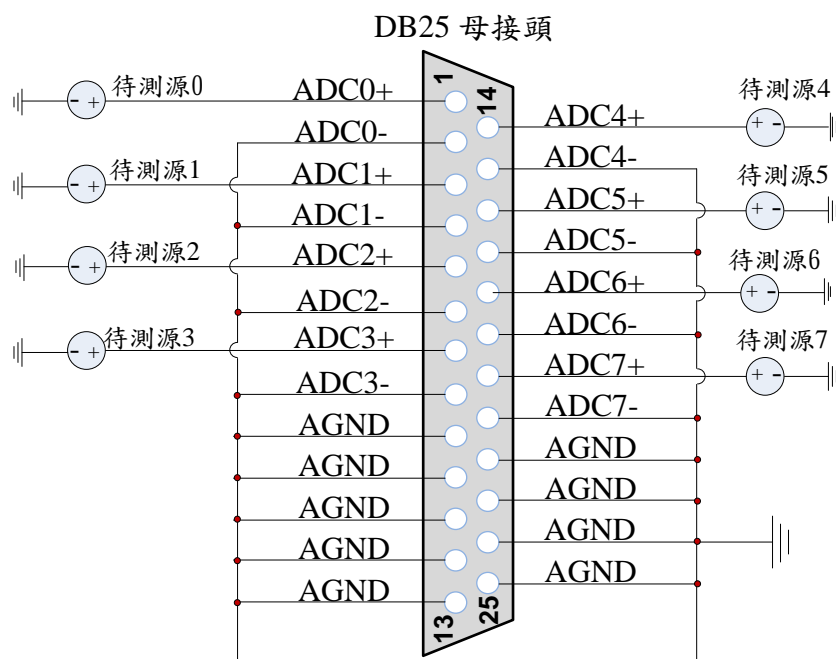


Fig.3-9 Single Ended 待測源之接線方式

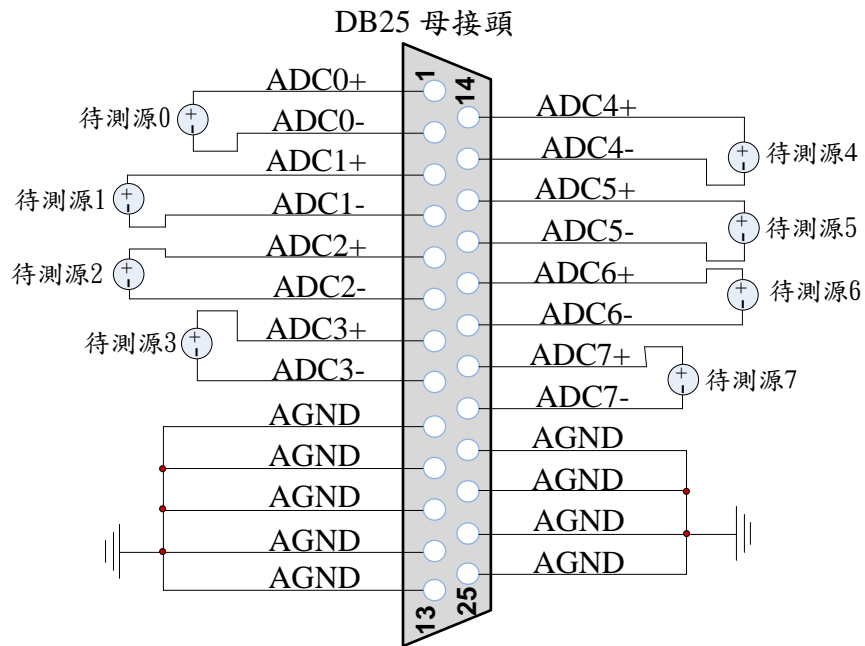


Fig.3-10 Differential 待測源之接線方式



Revision History

日期	版本	修改內容
2020/5/12	V.1.1.0	版本內容訂正與圖面更新